

PAT-NO: JP356012756A
DOCUMENT-IDENTIFIER: JP 56012756 A
TITLE: INTEGRATED CIRCUIT DEVICE
PUBN-DATE: February 7, 1981

INVENTOR-INFORMATION:
NAME
HIRAI, KEIICHI

ASSIGNEE-INFORMATION:
NAME COUNTRY
NEC CORP N/A

APPL-NO: JP54087819
APPL-DATE: July 11, 1979

INT-CL (IPC): H01L023/02, H01L023/34
US-CL-CURRENT: 257/732, 257/E23.185

ABSTRACT:

PURPOSE: To prevent the adhesion of solder material on the side face or the back face of a radiating flange of integrated circuit device by a method wherein stair parts being distant from a circuit substrate are formed on the face of radiating base material adhered to a film circuit substrate at its circumferential parts.

CONSTITUTION: The outermost circumferential shoulder parts of a radiating plate 2' on the face soldered with a film circuit substrate 1 are scraped off at the circumferential part of a side corresponding with a

terminal electrode
of the film circuit substrate 1 and of the opposite side to
prepare stairs 21.
Therefore when the film circuit substrate 1 and the
radiating flange 2' are
made to be soldered, solder material 12 flows out to the
side face during the
soldering process and is detained at the stair parts 21 to
be obstructed to
flow down along the side face of the radiating plate 2'.

COPYRIGHT: (C)1981,JPO&Japio

⑬ 日本国特許庁 (JP)

⑭ 特許出願公開

⑫ 公開特許公報 (A)

昭56—12756

⑪ Int. Cl.³
H 01 L 23/02
23/34

識別記号

庁内整理番号
7738—5 F
6655—5 F

⑬ 公開 昭和56年(1981)2月7日

発明の数 1
審査請求 未請求

(全 3 頁)

⑭ 集積回路装置

東京都港区芝五丁目33番1号日
本電気株式会社内

⑮ 特 願 昭54—87819

⑯ 出 願 人 日本電気株式会社

⑰ 出 願 昭54(1979)7月11日

東京都港区芝5丁目33番1号

⑱ 発 明 者 平井敬一

⑲ 代 理 人 弁理士 内原晋

明 細 書

1. 発明の名称

集積回路装置

2. 特許請求の範囲

絶縁性基板の主面上に膜回路が形成された膜回路基板と、該膜回路基板の裏面にロー付された放熱基材とを含む集積回路装置において、前記放熱基材は、前記膜回路基板が接着されている面の周辺部に段部が形成されていることを特徴とする集積回路装置。

3. 発明の詳細な説明

本発明は高出力混成集積回路装置に関する。

高出力混成集積回路においては、一般的に半導体装置からの放熱を効果的に行うために半導体装置および膜回路基板は放熱板または放熱フランジに接着されている。高周波、特にVHFないしUHF帯の高出力混成集積回路においては膜回路基

板は、ヒートシンクに接着された後モールドケースにより接着される。膜回路基板から外部に取り出されるリード端子のインダクタンスは混成集積回路の高周波特性をそとなわないようにするためできるだけ短かくされねばならない。そのため膜回路基板と放熱板もしくは放熱フランジとは同形状、または少なくともリード端子が接続される辺は両者が一致するように接着され、更に、モールドケースと放熱フランジの側面とが樹脂製の接着剤により接着されてモールドケース内に封入されている。このような構造の混成集積回路のリード端子はモールドケースの外側面から、前記膜回路基板のリード端子接続部までの長さを2～3mm以内にすることができ、リードインダクタンスを最小限にすることができる。

しかしながら上述の如き高周波高出力混成集積回路では、膜回路基板の幅と放熱板（もしくは放熱フランジ）の幅とがほぼ等しいため、また放熱フランジの厚さが1～3mmと厚いものが用いられるため膜回路基板と放熱板とが半田等のロー

材により接着されたとき、ロー材が流れ放熱フランジの側面を伝わってしばしば放熱フランジの裏面にまわり込んで付着しそのため外観不良となる欠点があった。

本発明の目的は、高周波高出力混成集積回路において、膜回路基板と放熱フランジを接着するロー材が流れて、放熱フランジの側面または裏面に付着するのを防止し、製造歩留りの良い従って安価な混成集積回路を提供することにある。

本発明の混成集積回路は絶縁性基板の主面上に膜回路が形成され、裏面に金属膜が形成された膜回路基板と、この膜回路基板の裏面にロー付された放熱用基材とから少くとも成る混成集積回路において、前記放熱用基材は、前記膜回路基板の周辺部で前記膜回路基板が接着されている面に前記膜回路基板とは離間する段部が形成されていることを特徴とする。

以下本発明を従来の高出力混成集積回路と対比しながら図面を用いてより詳細に説明する。

第1図は従来の高周波高出力混成集積回路の一

- 3 -

12の一部が放熱フランジ2の側面を伝わって流れ裏面20に広がりやすい。そのため歩留りが下る欠点があった。

これに対して第2図に示す如く、本発明の混成集積回路の実施例では放熱板2'は、膜回路基板1の端子電極のある辺とその対辺の周辺部で、膜回路基板1とロー付されている面の最外周の肩の部分に削りとられ段差21が設けられている。そのために膜回路基板1と放熱フランジ2'とを接着するロー材12はロー付工程において側面に流れ出たとき、この段差の部分に留って放熱板2'の側面を伝わって流れ落ちることはない。何故ならば第1図の放熱板2の外周辺部に比べて第2図に示す放熱板2'の段差のある最外周辺部の方がはるかに表面張力が大きく、この段差の部分に流れ落ちたロー材を留めようとするからである。

以上説明したように本発明の混成集積回路は、膜回路基板がロー付された放熱フランジで、膜回路基板の少くとも一辺の周辺部が削られ段差が設けられているので膜回路基板と放熱フランジを接

- 5 -

例であり、第2図は本発明の高周波高出力混成集積回路の一実施例であり、それぞれ断面図を示す。まず、これらの基本的構成を説明すると、第1図、第2図において、膜回路基板1の表面にはコンデンサやトランジスタの回路素子5が取り付けられ、その裏面が放熱板2および2'と半田等のロー材12により接着されており、一方膜回路が形成されている膜回路基板の表面上にリード端子4が接続され、半導体装置等の回路素子5が取り付けられている膜回路基板1の主面はモールドケース3で被覆され樹脂製接着剤23によって放熱板2とともに接着されている。

第1図に示す如く、従来の高周波高出力混成集積回路においては、膜回路基板1の端子電極からモールドケース3の外部までのリード端子の長さをできるだけ短かくし、リードインダクタンスを小さく抑えかつより大きな放熱特性を得るために、膜回路基板1の端子電極のある辺とそれに対向する辺の幅にほぼ等しい放熱フランジ2を膜回路基板1にロー付しているので、ロー付工程でロー剤

- 4 -

着するロー材が流れてもこの段差の部分に留って放熱フランジの側面を伝わって裏面にまで広がらないので歩留りのよい従って安価な高周波高出力混成集積回路を高周波特性をそこなうことなく提供することができる。また放熱板2'の段差21は放熱板2'の全周に設けられていても良いことは明らかである。

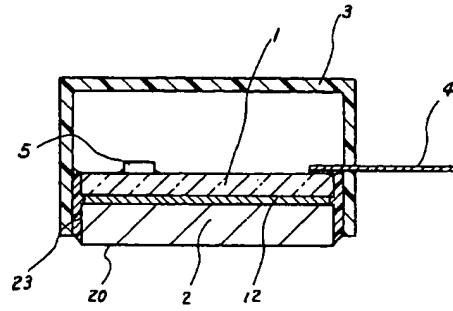
4. 図面の簡単な説明

第1図、第2図はそれぞれ、従来のおよび本発明の高出力混成集積回路の一実施例の断面図を表わす。

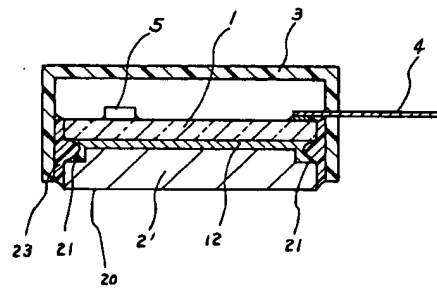
1……膜回路基板、2, 2'……放熱フランジ、3……モールドケース、4……リード端子、12……ロー材（半田等）、23……樹脂製接着剤、20……放熱フランジの裏面、21……放熱フランジの肩に設けた段差。

代理人 弁理士 内 原 晋

- 6 -



第 1 図



第 2 図